

Created with HyperSnap-DX 4
To avoid this stamp, buy a license at
<http://www.oddie.com/>

IT Pro

Tech-On!

KEN-Platz

MedWave

日経BPエキスパート

Tech-On!

MAGMA
The Fastest Path from RTL to Silicon

Cobraプロジェクト・シリーズ第九弾
サインオフ・レベルのタイミング解析とタイミング最適化機能
Blast Fusion QT 最新データはこちら>>>

サイトマップ
記事検索
GO 詳細検索

企業のIP電話導入を支援する
IP電話ONLINE

企業の**IP電話導入**を
支援します！

- ニュース一覧 NEWS HEADLINE
- モバイル
- ブロードバンド・インタフェース
- デジタル家電
- Automotive Technology
- EDA Online
- 電子部品テクノロジー
- LSI情報局
- Silicon Online
- 産業動向オブザーバ
- FPD International
- ものづくりとIT
- 組み込み開発
- 機械・メカトロニクス
- MEMS International
- ナノテク・新素材
- 特設サイト
- カーエレクトロニクス

- 雑誌サイト
- NIKKEI ELECTRONICS 日経エレクトロニクス
- ものづくり
- Automotive Technology
- MICRODEVICES
- BOARD GUIDE

- 情報データベース
- Tech-On! セミナー イベント・カレンダー 2月 | 3月 | 4月
- Tech-On! 書店
- 事故・リコール情報
- 用語集
- 技術文書ダウンロード
- ISOアクセスガイド
- 設計・製造店接企業ディレクトリ
- ものづくりソリューションモール

- 最新号の内容
- MICRODEVICES MEMSセンサー
- 2月号(目次)
- 特集 MEMSセンサー 携帯電話機に大量搭載へ
- 最新号目次
- バックナンバー
- 最新号を1部買う
- 定期購読のお申し込み
- 広告資料請求

HOME > EDA Online > 【EDSF 2006】新参EDAを斬る、...

EDA Online

強いLSIやボードを設計するための最新情報サイト

- ▼設計手法/ツール
- ▼テスト/周辺技術
- ▼アプリケーション
- ▼企業/市場動向

- 【SAFETY JAPAN 2005】「安全・安心・セキュリティの答えがここに！」
- 技術者の仕事に役立つセミナー開催予定は「Tech-On!セミナー」で

【EDSF 2006】新参EDAを斬る、その1-DFM編

2006/01/31 20:31

Keyword: DFM EDA / ベンチャー / レイアウト設計/検証 / 展示会・イベント / リングラフィ / ソフトウェア / 半導体 印刷用ページ

1月26日と27日にパシフィコ横浜で催されたEDAの総合展示会「EDS(Electronic Design and Solution) Fair 2006」。その新規企画の一つが「ベンチャー・カンパニー・パビリオン」である。そこには、日本では普段は情報が手に入りにくい海外の新興ベンダー11社が出展した。



ベンチャー・カンパニー・パビリオンの様子 日経マイクロデバイスが撮影。

これら企業の出展内容などを三つの記事に分けて紹介する。「その1」はDFM(design for manufacturability)編である。なお11社のうち、すでにTech-On! EDA Onlineで紹介されている2社については、そちらを参照して欲しい(下表を参照)。DFM分野3社の出展内容は以下の通りである。

■ アナログ系に特化した、ドイツ製DFM

独MunEDA GmbH([ホームページ](#))はミュンヘンに本社を置く企業で、アナログ/アナ-デジ混在設計向けに、回路定数および歩留まり最適化のための統合環境「WiCkeD」を提供している。同社は日本ではあまり知られていないが、独Inferion Technologies AGや伊仏合併ST Microelectronics社に採用されているなど、欧州を起点に成長中の企業という。

WiCkeDでは、アナログ回路のトポロジー決定後に、回路定数を最適化して所望の性能を満たす定数の組合せを算出する。その後、DFM/DFY(design for yield)を考慮した、設計のセンタリングを実行する。DFM/DFY機能のうち、目標性能(例えば周波数や利得、電流のミスマッチなど)に対する設計パラメータの感度計算機能などに特徴がある。

WiCkeDは通常の感度計算に加えて、「設計パラメータが何%ばらつくとも目標性能を満たせなくなるか」を全目標性能と全設計パラメータの組合せで出力できる。例えば、「現在のゲート長の設計値は、目標性能である利得に対して2.8σの余裕があるが、位相に対しては0.5σの余裕しかない」といった情報が表示可能になっている。σを基準とする余裕は歩留まりそのものであるため、各項目の計算値を総合することで回路の歩留まりを計算できることになる。

これまでにアナログ回路設計に適用した例では、人手で4週間かかっていた定数決定がWiCkeDによって1日で終了し、性能も向上したという。今回のパビリオンでは、米Cadence Design Systems, Inc.のEDAシステムにWiCkeDを統合した状態を見せていた。設計フローはユーザー定義可能で、GUIを駆使した表示は見やすかった。

FPD2006
好評発売中!
詳しい内容はこちら

FPD分野でいま最も注目される技術、論点をキーパーソンが解き明かす

- 最新記事 > EDA Onlineのトップ
- 2006/02/07 MIPS社がマルチスレッド機能「MT ASE」搭載のCPUコア「MIPS 34K」を発表(22:20)
「過去に儲けられなかったのには理由がある」、富士通の小野氏が半導体戦略を語る(19:42)
沖電気、P2ROM内蔵音声合成LSIを発売、受注後の納期を1/3に短縮(19:33)
 - 【ISSCC】東芝、FeRAMでも200Mバイト/秒達成、メモリ容量は64Mビット(17:22)
Freescale社とSTMicroelectronics社が自動車分野で技術提携、日本市場の牙城を崩せるか?(16:52)
 - 【ISSCC】東芝とNEC、200Mバイト/秒の16MビットMRAM開発、携帯機器狙い+1.8V動作(15:53)
FreescaleとSTの自動車分野協業、どうなる混載フラッシュ(15:39)
 - 米Tanner EDAの回路シミュレータ、CMT標準の「PSP」をサポート(12:59)
日本のEDA開発を絶滅させない(NMD本誌記事より)(10:31)
 - 2006/02/06 チップとパッケージの同時最適化設計向けEDAツール、米Rio DAが発売(20:02)
- さらに過去の記事
過去の記事 GO